

Synthèse de fréquence

1) Quel type de détecteur de phase est utilisé pour la synthèse de fréquence ?

Pour un synthétiseur de fréquence, on utilise toujours une PLL à pompe de charge avec un détecteur phase-fréquence (DPF) trois états (tri-state), qui détecte également les erreurs de fréquence. La PLL se verrouille plus rapidement et son erreur de phase statique est nulle si les disparités (mismatches) des composants et les courants de fuite sont négligeables. De plus, sa plage de capture n'est limitée que par la plage d'accord du VCO.

2) Quel type de filtre de boucle privilégié

Le filtre de boucle peut être réalisé avec un filtre actif, mais le problème d'un filtre actif est que l'amplificateur opérationnel génère davantage de bruit et consomme plus de puissance. Le filtre de boucle passif génère moins de bruit et offre de meilleures performances de rejet des variations de l'alimentation. Par conséquent, **les filtres passifs constituent effectivement le premier choix dans de nombreuses conceptions.**

3) Que signifie 'bruit de phase' ?

Par définition, le bruit de phase est une fluctuation de phase à court terme. La période d'un signal périodique ne peut pas rester constante pendant longtemps, et ce type d'instabilité de fréquence engendre du bruit de phase.

4) Pourquoi un grand facteur de division est-il critique pour les performances d'une PLL ?

L'adoption d'un facteur de division N élevé est défavorable, essentiellement pour trois raisons :

- **Amplification du bruit d'entrée** : tout bruit d'entrée superposé au signal de référence est amplifié d'un facteur N^2 .
- **Bande passante de boucle étroite** : le faible ω_{ref} impose une bande passante de boucle étroite.
- **Consommation de puissance élevée** : N divise le gain de la PLL ; il affecte donc indirectement d'autres paramètres de la boucle, et même la consommation de puissance.

5) Pourquoi une séquence répétitive $P/(P+1)$ est-elle 'pire' qu'un motif aléatoire ? Pourquoi le filtre passe-bas est-il plus efficace dans ce dernier cas ?

Alternar le diviseur entre P et $P+1$ introduit des perturbations de timing (donc de phase) sur les fronts de l'horloge de retour. C'est équivalent à une modulation de phase du signal de boucle, qui se traduit en sortie :

- soit par des **raies parasites** (spurs) (très visibles),
- soit par du **bruit étalé** (souvent moins gênant et plus facile à filtrer).

Motif répétitif (pré-défini) → spurs

Si le motif (les "overflows") se répète toutes les, disons M périodes de référence, l'erreur du diviseur est périodique avec une période MT_{ref} . Or un signal périodique possède un spectre en raies : on obtient des tons aux fréquences : $f_{rep} = f_{ref}/M, 2 f_{ref}/M, 3f_{ref}/M, \dots$. Ces composantes excitent le DPF/pompe de charge et créent une ondulation périodique de V_o → **spurs à des décalages fixes** autour de la fondamentale.

Motif aléatoire (ou "random-like") → bruit de fond plutôt que raies

Si le choix P ou $P+1$ est pseudo-aléatoire (tout en gardant la bonne moyenne pour obtenir le bon rapport), la séquence n'est plus périodique : son spectre est étalé (densité spectrale continue). Il n'y a donc pas une grande raie unique.

L'efficace du filtre passe bas :

- Un passe-bas réduit efficacement l'impact d'un bruit large bande, car il peut atténuer une grande partie de cette énergie étalée, surtout aux hautes fréquences.
- L'inverse, un motif périodique est "cohérent" : il ne s'annule pas par moyennage, et donne une raie qui peut persister après filtrage si elle est proche de la bande de boucle.

Avec des schémas aléatoires / sigma-delta, on peut en plus pousser l'énergie du bruit vers des fréquences plus élevées, où le filtre de boucle l'atténue fortement : on échange des 'spurs' contre un bruit plus lisse et souvent beaucoup plus faible dans la bande utile.

6) Comment se réalise la division fractionnaire ?

Un diviseur 'réel' ne peut être qu'un entier, donc on le **bascule rapidement (frq d'ordre MHz ou GHz)** entre P et $P+1$.

Exemple : utiliser P pendant 3 cycles et $P+1$ pendant 1 cycle → moyenne = $P+0.25$.

- Ce qui se passe physiquement quand on alterne $P/(P+1)$:
 - Avec P , le front du VCO divisé a tendance à arriver un peu **tôt** (par rapport à la cible fractionnaire) → petite impulsion **DOWN**.
 - Avec $P+1$, il a tendance à arriver un peu **tard** → petite impulsion **UP**.
- **Pourquoi la boucle "voit" une fraction** : le filtre de boucle est **lent** par rapport à ces basculements, donc il réagit surtout à la **charge moyenne UP/DOWN**. À la bonne fréquence, la charge moyenne UP = la charge moyenne DOWN → la moyenne de V_o est stable, ce qui impose :
 $f_{OSC} = (P+\alpha)f_{REF}$ ($\alpha = K/2^l$ si division fractionnaire avec accumulateur)

7) Si l'erreur de phase est nulle et que la pompe de charge ne débite aucun courant, comment la tension de contrôle du VCO est-elle maintenue ?

- La pompe de charge a trois états : UP, DOWN ou Hi-Z (haute impédance / tri-state).
- Quand l'erreur de phase est (quasi) nulle, le détecteur Phase-Fréquence (DPF) ne commande ni UP ni DOWN, donc la sortie de la pompe de charge passe en haute impédance.
- Avec une source en haute impédance et un condensateur dans le filtre de boucle, le nœud de commande se comporte comme un échantillonneur-bloqueur (sample-and-hold) : $V_o(t) \approx V_o(t_0)$, $V = Q/C$

DONC : Pas de courant → la charge stockée Q ne change pas → la tension ne change pas.

En pratique, cependant, il n'existe jamais un état "zéro courant" parfait et éternel, car :

- Le nœud de commande subit des fuites (fuite de la pompe de charge, fuite du condensateur, courant d'entrée de la varicap/entrée de réglage du VCO, etc.)
- La fréquence du VCO dérive avec la température, les variations d'alimentation, le bruit des composants.
- Donc la tension de contrôle du VCO, V_o , dérive lentement, créant une petite erreur de phase/fréquence → le DPF génère alors de minuscules impulsions qui "rechargent" ou "déchargent" le filtre pour rester verrouillé.

A noter que si le filtre de boucle présente un chemin de courant DC (par exemple une résistance vers la masse, ou une charge DC non négligeable), alors erreur de phase nulle + courant moyen nul ne peut pas maintenir une tension DC indéfiniment. La PLL se place alors souvent avec un petit décalage statique de phase, de sorte que la pompe de charge fournisse un courant moyen non nul qui compense les fuites/charges.

Donc : idéalement, le condensateur "tient" V_o ; en pratique, la PLL la "rafraîchit" via de petites impulsions (ou via un léger décalage de phase) pour compenser fuites et dérives.

Exercice 2- Synthèse fractionnaire

D'où vient la condition au point 2 c)

$$\frac{875}{861} \approx 1.01626 > \frac{65}{64}.$$

Réponse : cette condition revient à $\frac{875}{P+1} \leq f_{ref} \leq \frac{861}{P}$ pour laquelle la justification est au point 2.1. Ceci justifie aussi le résultat du point 3.1